

강 의 계 획 서(Syllabus)

[1] 기본 정보(Basic Information)

■ 강의 정보(Course Information)

개설년도/학기 (Year/Semester)	2026 / 2	개설 캠퍼스 (Campus)	서울(Seoul Campus)	
교과목번호 (Course No.)	56332	분반번호 (Class No.)	01	학점 (Credit) 3
교과목명 (Course Title)	시스템반도체입문 (INTRODUCTION TO SYSTEM SEMICONDUCTOR)	강의시간/강의실 (Time/Room)		
이수구분 (Course Classification)	교양(general education course)	과목구분 (Lecture Type)	단독강의(Lone-teaching course)	
강의유형 (Course Type)	이론 / PASS/FAIL과목 (Theoretical course / PASS/FAIL)	원어강의 여부 (Medium of Instruction)		
대학 자체 인증 여부 (Accreditation)		공학인증 여부(Accreditation of Engineering Education)		
개설대학 (College)	교양대학(College of General Education)	개설학과(부) (Department)	대학(전체)(College (All))	
e-class 활용여부 (Usage of e-class)	Yes	유연학기		

■ RISE 특화교육 연계 강의유형 (RISE Specialized Education: Course Types)

캡스톤디자인 (Capstone Design)	-	프로젝트 기반 (PBL)	-	산학연계교육	-	신산업 융복합	-
-----------------------------	---	------------------	---	--------	---	---------	---

■ 교수자 정보(Instructor Information)

교수명 (Name)	이우주(Lee, Woojoo)	소속 (Department)	전자전기공학부(School of Electrical and Electronics Engineering)
연구실전화번호 (Office Phone No.)	02-820-5961	연락처 (Contact No.)	5961
E-mail 주소 (E-mail)	space@cau.ac.kr	학과전화번호 (Department Phone No.)	5961
상담가능시간 (Office Hour)	월요일 13:00~15:00	연구실위치 (Office Location)	310관 625호
홈페이지 (Course Web-site)	https://sites.google.com/view/vlsi/home		

[2] 학습 목표/성과(Learning Objectives/Outcomes)

■ 과목 설명(Course Description)

시스템반도체의 역사, 철학, 필요성 전반을 소개하고, 시스템반도체 설계를 위한 배경지식을 학습합니다.
이후, Modelsim, Vivado 및 RISC-V eXpress EDA툴을 사용하여 시스템 온 칩을 직접 설계해봄으로써 동작원리 및 응용에 대해 배웁니다.
이론 수업 및 실습 수업은 모두 온라인으로 이루어지고, 학생들은 수업에서 배포한 FPGA kit와 개인 노트북에 설치한 EDA 툴을 사용하여 실습을 수행합니다.

■ 선수과목 및 공통필수과목(Prerequisites and Co-requisites)

■ 학습 목표(Learning Objectives)

- 시스템반도체입문의 주 교육 내용은 1) 시스템반도체 배경지식 학습, 2) 시스템반도체의 동작 원리 및 설계 지식 학습, 3) 시스템 온 칩 설계 실습입니다.
- 시스템반도체입문의 주 교육 목표는 다음과 같습니다:
 - (인지적영역) 학습한 내용을 기억하고 강의 내용의 의미를 파악하는 능력을 키운다. SoC설계실습을 통해 새로운 전체를 구성하는 능력을 키운다.
 - (심동적영역) 복잡한 SoC설계를 최소한의 시간과 노력으로 효과적으로 완성하는 능력을 학습한다.
 - (정의적영역) EDA툴들을 다루며 설계의 능률성과 숙련성을 키운다.

■ 학습 성과(Learning Outcomes)

문제정의 및 공식화능력 : 50 정보 및 도구활용능력 : 50

[3] 강의 진행 정보(Course Methods)

■ 강의 진행 방식(Teaching and Learning Methods)

강의 진행 방식(Teaching and Learning Methods)	추가 설명(Additional Description)
강의(Lecture)	● 시스템반도체입문은 이론 수업 및 실습 수업으로 이루어져있으며, 수업은 모두 온라인으로 이루어진다. ● 학생들은 개인 노트북에 설치한 EDA 툴을 설치해야하며, 수업에서 배포한 FPGA kit과 EDA 툴을 이용하여 SoC설계 실습을 수행한다. - 개인 별 FPGA 보드는 Spartan-7, Arty-A7, Kintex-7, AMD Xilinx 사용 - Tool server로 PowerEdge T550 사용 - 저전력 이미지 설계시 PowerEdge T550 활용

■ 과제(Assignments)

과제(Assignments)	횟수(No.)	과제 설명(내용, 양식, 분량 등)(Assignments Description)
보고서(Report)	3	설계한 시스템반도체가 FPGA에서 동작하는 모습을 사진으로 찍어서 제출합니다.

■ 수업 자료(Textbooks, Reading, and other Materials)

[4] 학습 평가 방법(Student Assessment)

평가 항목(Assessment Item)	평가 비율 (%) (Assessment Ratio)	추가 설명(Additional Description)
출결(Arrival)	10	
과제(Assignment)	50	수강생들은 SoC 설계 실습을 통해 설계 전반에 대해 학습한 후, 이를 응용한 숙제 및 (개별) 미니 프로젝트를 수행함. 숙제 및 프로젝트의 난이도는 수업을 성실히 들은 모든 학생들이 수월히 수행할 수 있는 정도임.
기말시험(Final Exam)	40	

[5] 수업 일정(Course Schedule)

주(Week)	강사명 (Instructor)	수업주제 및 내용(Topic & Content)	학습과제 (Student Assignment)	추가설명 및 교수과제 (Additional Description & Instructor Assignment)
1	이우주	시스템반도체는 왜 필요한가요?		학습 내용: 시스템반도체의 역사와 철학, 필요성을 배우고 메모리 반도체와의 차이를 알아봅니다. 학습 결과물: “아! 이것이 시스템반도체구나!”
2	이우주	SoC? FPGA? ASIC?		학습 내용: 시스템반도체의 결과물은 SoC, FPGA, ASIC 이라고 합니다. 각각의 특성과 목표, 서로 간의 차이점을 알아봅니다. 학습 결과물: “SoC라는 것이 바로 이거구나!”
3	이우주	시스템반도체 설계자의 진로는?		학습 내용: 세상을 움직이는 여러 시스템반도체 회사들이 있습니다. 이들 회사에서 근무하는 시스템반도체 설계자들은 어떤 일을 하고 있으며, 어떤 진로를 거쳐왔을지 알아봅니다. 학습 결과물: “시스템반도체 설계자가 되기 위해선 앞으로 이런 것들을 공부해야하겠군.”
4	이우주	시스템반도체는 어떻게 설계될까요?		학습 내용: 시스템반도체는 복잡한 설계 과정을 거쳐서 완성됩니다. 하지만 각각의 세부 과정들을 이해하고 이들이 얼마나 유기적으로 얹혀 있는지 이해하고 나면, 더 이상 설계 과정이 복잡해보이지 않습니다. 학습 결과물: “시스템반도체는 이런 과정을 통해 설계되는구나!”
5	이우주	시스템반도체를 위한 설계자동화 프로그램을 소개합니다.		학습 내용: 시스템반도체 칩에는 결코 사람이 직접 설계할 수 없을 정도로 많은 수의 반도체 소자들이 들어있습니다. 때문에 우리는 설계자동화 프로그램을 이용하여 컴퓨터에게 설계를 시킵니다. 이러한 시스템반도체 설계자동화 프로그램에 대해 알아봅니다. 학습 결과물: “시스템 반도체 설계 자동화 프로그램은 알고리즘의 정수구나.”
6	이우주	시스템반도체 설계자는 프로그래머?		학습 내용: 결국 시스템반도체는 프로그래밍을 통해 설계됩니다. 다만 프로그램 언어가 우리가 알고있는 언어와 조금 다릅니다. 시스템반도체를 위한 프로그램 언어에 대해 배워봅니다. 학습 결과물: “하드웨어를 위한 프로그램 언어는 참 단순하군!”

주(Week)	강사명(Instructor)	수업주제 및 내용(Topic & Content)	학습과제(Student Assignment)	추가설명 및 교수과제(Additional Description & Instructor Assignment)
7	이우주	시스템반도체의 내부 구조는 어떻게 되어있을까요?		학습 내용: 시스템반도체는 마치 사람과 같이 이루어져 있습니다. 두뇌 역할을 담당하는 장치가 있고 기억장치가 있으며 외부와의 통신을 담당하는 장치가 있습니다. 물론 이들을 서로 연결하는 장치도 있습니다. 시스템 반도체의 구조에 대해 학습해봅니다. 학습 결과물: “시스템반도체의 동작 원리를 이해했어!”
8	이우주	시스템반도체를 직접 설계해봅시다 (1)		학습 내용: 수업에서 제공하는 RISC-V eXpress 설계자동화 프로그램을 설치하고 이를 이용하여 쉽고 빠르게 시스템반도체 설계를 완성할 수 있습니다. 학습 결과물: “내 노트북에 설계 자동화 프로그램이 설치되었어.”
9	이우주	시스템반도체를 직접 설계해봅시다 (2)		학습 내용: 수업에서 제공하는 RISC-V eXpress 설계자동화 프로그램을 설치하고 이를 이용하여 쉽고 빠르게 시스템반도체 설계를 완성할 수 있습니다. 학습 결과물: “내 노트북에 설계 자동화 프로그램이 설치되었어.”
10	이우주	개발한 시스템반도체를 동작시켜 봅시다 (1)		학습 내용: 설계한 시스템반도체를 실제로 동작시켜 봅니다. 설치한 RISC-V eXpress를 이용하여 여러분이 설계한 시스템반도체를 세상에 첫 인사 시킵니다. 학습 결과물: “Hello World!”
11	이우주	개발한 시스템반도체를 동작시켜 봅시다 (2)		학습 내용: 설계한 시스템반도체를 실제로 동작시켜 봅니다. 설치한 RISC-V eXpress를 이용하여 여러분이 설계한 시스템반도체를 세상에 첫 인사 시킵니다. 학습 결과물: “Hello World!” - 개인 별 FPGA 보드는 Spartan-7, Arty-A7, Kintex-7, AMD Xilinx 사용 - Tool server로 PowerEdge T550 사용 - 저전력 이미지 설계시 PowerEdge T550 활용
12	이우주	개발한 시스템 반도체를 꾸며봅시다 (1)		학습 내용: 제공하는 센서들을 여러분이 개발한 시스템반도체에 연결해봅니다. 설치한 RISC-V eXpress를 이용하면 여러분의 시스템반도체에서 쉽게 센서들을 동작시킬 수 있습니다. 학습 결과물: “센서가 동작한다!” - 개인 별 FPGA 보드는 Spartan-7, Arty-A7, Kintex-7, AMD Xilinx 사용 - Tool server로 PowerEdge T550 사용 - 저전력 이미지 설계시 PowerEdge T550 활용

주(Week)	강사명(Instructor)	수업주제 및 내용(Topic & Content)	학습과제(Student Assignment)	추가설명 및 교수과제(Additional Description & Instructor Assignment)
13	이우주	개발한 시스템 반도체를 꾸며봅시다 (2)		학습 내용: 제공하는 센서들을 여러분이 개발한 시스템반도체 (RISC-V 프로세서)에 연결해봅니다. 여러분의 시스템 반도체는 이제 엄연한 전자장치(임베디드 시스템)이 됩니다. 학습 결과물: “내가 프로세서를 개발하다니!” - 개인 별 FPGA 보드는 Spartan-7, Arty-A7, Kintex-7, AMD Xilinx 사용 - Tool server로 PowerEdge T550 사용 - 저전력 이미지 설계시 PowerEdge T550 활용
14	이우주	나만의 시스템반도체를 만들어봅시다.		학습 내용: 학습한 내용을 응용하면, 여러분들은 쉽고 간단하게 여러분만의 시스템반도체를 만들 수 있습니다. 시스템반도체 설계자가 되어 RISC-V eXpress를 이용해 나만의 시스템반도체를 개발해봅니다. 학습 결과물: “오늘부터 나도 시스템반도체 설계자!” - 개인 별 FPGA 보드는 Spartan-7, Arty-A7, Kintex-7, AMD Xilinx 사용 - Tool server로 PowerEdge T550 사용 - 저전력 이미지 설계시 PowerEdge T550 활용
15	이우주	그동안 배운 것들을 정리해봅시다.		학습 내용: 시스템 반도체 입문 리뷰 학습 결과물: “시스템 반도체 전체에 대한 그림이 보인다!”
16	이우주	기말고사 및 프로젝트 평가		기말고사 (시험) 및 평가

[6] 수강생 학습 안내 사항(Guide to Learning)

본 수업을 통해 학생들은 시스템반도체의 전반적인 내용을 학습하고, 이를 바탕으로 공학의 철학과 원리, 그리고 흐름을 이해하는 능력을 키웁니다.

기출문제(Previous Exam Samples)

<추가 자료 다운로드> (<Download Additional Sample>)

※ 시험 부정 행위 적발 시 중앙대학교 학칙 제71조【징계】 및 학사운영규정 I제 6장 제 47조 【시험 부정행위자의 처벌】에 따라 징계 처분 대상이 될 수 있습니다.
 (※ In pursuant to the Article 71 “Discipline” of the Chung-Ang University Regulations, and Article 47 “Punishment for Cheating during Examination” under Chapter 6 of the Academic Affairs Management Rules, any student caught engaging in academic misconduct during an exam will be subject to disciplinary action.)

본 수업을 수강하는 장애학생은 장애유형 및 정도에 따라 정당한 편의지원을 받을 수 있습니다. 이와 관련하여 아래와 같은 편의제공이 필요한 경우, 장애학생지원센터에 문의해 주시기 바랍니다.

1. 시각장애 : 점자, 확대자료, 파일자료, 대필도우미 배치, 평가방법 조정 등
2. 청각장애 : 대필도우미, 속기사 배치, 평가방법 조정 등
3. 지체/뇌병변장애 : 휠체어접근이 가능한 강의실 제공, 대필도우미 배치, 평가방법 조정 등
4. 기타 정신적 장애, 건강장애의 경우 장애학생지원센터 상담 후 지원

※ 문의처 : 02-820-6577~9(서울캠퍼스), 031-670-4816(안성캠퍼스)

장애학생지원센터 카카오톡 플러스친구(중앙대학교 장애학생지원센터 또는 cauable)

In this class, students with disabilities are eligible for reasonable accommodations depending on the type and severity of disability. If you wish to receive accommodations listed below, please contact the Support Center for Students with Disabilities.

1. Visual Impairment: Braille, large print, electronic class materials, volunteer note-taker, adjustments in assessment practices, etc.
2. Hearing Impairment: Volunteer note-taker, stenographer, adjustments in assessment practices, etc.
3. Physical Disabilities/Brain Lesions: Classrooms with wheelchair access, volunteer note-taker, adjustments in assessment practices, etc.
4. Accommodations for students with other psychiatric disabilities or health impairments can be arranged through the Support Center for Students with Disabilities after consultation.

※ Inquiry: 02-820-6577~9 (Seoul Campus), 031-670-4816 (Anseong Campus)

- KakaoTalk Plus Friend ID: @cauable